

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05283679 A**

(43) Date of publication of application: **29.10.93**

(51) Int. Cl

H01L 29/784

(21) Application number: **04109212**

(22) Date of filing: **31.03.92**

(71) Applicant: **MITSUBISHI ELECTRIC CORP**

(72) Inventor: **KUSUNOKI SHIGERU
KUROI TAKASHI**

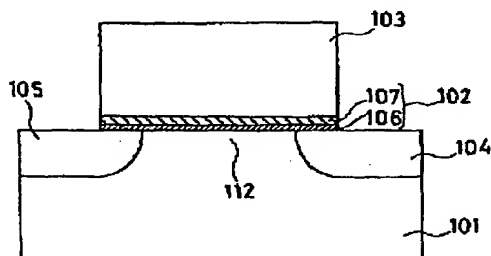
**(54) SEMICONDUCTOR DEVICE AND ITS
PRODUCTION**

(57) Abstract:

PURPOSE: To reduce threshold voltage shift due to the fixed charge of a gate insulating film and suppress hot carrier deterioration due to channel hot electron injection.

CONSTITUTION: A gate insulating film 102 is permitted to have double layer structure composed of a nitride oxide film 106, which contains $10^{19}/\text{cm}^3$ or more nitrogen atoms that constitute the interface between a channel area, and a silicon oxide film 107 which contains nitrogen atoms arranged on the nitride oxide film 106 by a concentration of $10^{19}/\text{cm}^3$ or less. Therefore, high resistance for the interface level due to hot carrier injection is provided by the high concentration nitrogen atoms on the interface between the silicon board and since the nitrogen atom concentration is low at other parts, the average nitrogen concentration of the whole gate insulating film is reduced, a fixed charge is reduced, an oxide film trap becomes less and the hot carrier injection is suppressed.

COPYRIGHT: (C)1993,JPO&Japio



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-283679

(43)公開日 平成5年(1993)10月29日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	FI	技術表示箇所
H01L 29/784		7377-4M	H01L 29/78	301 G
		7377-4M		301 F

審査請求 未請求 請求項の数3(全9頁)

(21)出願番号 特願平4-109212
(22)出願日 平成4年(1992)3月31日

(71)出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号
(72)発明者 楠 茂
兵庫県伊丹市瑞原4丁目1番地 三菱電機
株式会社エル・エス・アイ研究所内
(72)発明者 黒井 隆
兵庫県伊丹市瑞原4丁目1番地 三菱電機
株式会社エル・エス・アイ研究所内
(74)代理人 弁理士 早瀬 憲一

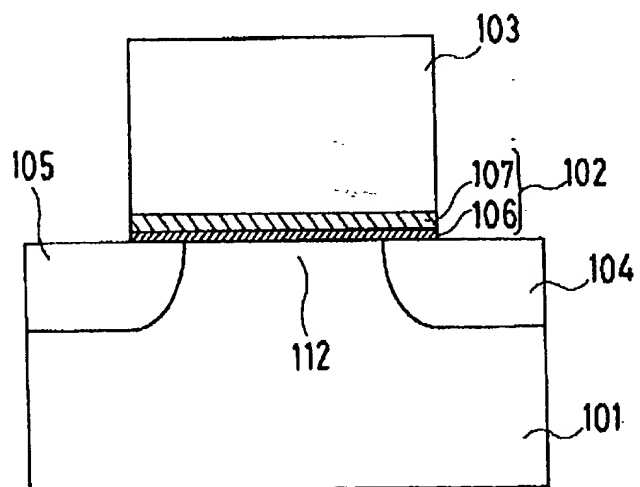
(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【目的】 ゲート絶縁膜の固定電荷による閾値電圧のシフトを少なくするとともに、チャネルホットエレクトロン注入によるホットキャリア劣化を抑える。

【構成】 ゲート絶縁膜102を、チャネル領域との界面部を構成する窒素原子を $10^{19}/\text{cm}^3$ 以上含む窒化酸化膜106と、該窒化酸化膜106上に配置された窒素原子を $10^{18}/\text{cm}^3$ 以下の濃度で含むシリコン酸化膜107からなる2層構造とした。

【効果】 シリコン基板との界面の高濃度の窒素原子によりホットキャリア注入による界面準位の生成に対して高い耐性を得ることができ、また、それ以外の部分の窒素原子濃度が低い場合ゲート絶縁膜全体の平均の窒素濃度が下がり、固定電荷が減少するとともに酸化膜トラップが少なくなり、ホットキャリア注入が抑制される。



101: シリコン基板	105: ソース領域
102: ゲート絶縁膜	106: 窒化酸化膜
103: ゲート電極	107: シリコン酸化膜
104: ドレイン領域	112: チャネル領域

【特許請求の範囲】

【請求項1】 半導体層の一主面に適当な距離を隔てて形成された第1導電型半導体よりなるソース、ドレイン領域と、上記ソース領域とドレイン領域に挟まれたチャネル領域と、上記チャネル領域の表面に設けられたゲート絶縁膜とを有するMIS型半導体装置において、上記ゲート絶縁膜は、上記チャネル領域との界面では $10^{19}/\text{cm}^3$ 以上の濃度の窒素原子を含み、それ以外の部分では $10^{19}/\text{cm}^3$ 以下の濃度の窒素原子を含むものであることを特徴とする半導体装置。

【請求項2】 半導体層の一主面に適当な距離を隔てて形成された第1導電型半導体よりなるソース、ドレイン領域と、上記ソース領域とドレイン領域に挟まれたチャネル領域と、上記チャネル領域の表面に設けられたゲート絶縁膜とを有し、かつ上記ドレイン領域が高濃度領域と低濃度領域とからなるMIS型半導体装置において、上記低濃度ドレイン領域表面に、該低濃度領域との界面では濃度 $10^{19}/\text{cm}^3$ 以上の、また、それ以外の部分では濃度 $10^{19}/\text{cm}^3$ 以下の窒素原子を含む絶縁膜を備えたことを特徴とする半導体装置。

【請求項3】 シリコン層表面に酸化膜を形成する工程と、

上記酸化膜をアンモニアを含む雰囲気中で窒化し、窒素原子を濃度 $10^{19}/\text{cm}^3$ 以上含む窒化酸化膜を形成する工程と、

上記窒化酸化膜をアニールまたは酸化し、膜中の水素濃度を下げる工程と、

上記窒化酸化膜上に窒素原子を濃度 $10^{19}/\text{cm}^3$ 以下で含む酸化膜を堆積する工程とを含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は半導体装置およびその製造方法に関し、特に、ホットキャリア注入に対して強い耐性を有するMIS型半導体装置の構造、またその製造方法に関するものである。

【0002】

【従来の技術】 図5は従来のMOS型トランジスタの構造を示す断面図である。図において、501はシリコン基板、502はゲート絶縁膜、503はゲート電極、504はドレイン領域、505はソース領域、512はチャネル領域である。

【0003】 シリコン基板501は例えばボロン濃度 $1 \times 10^{16} \sim 1 \times 10^{17}/\text{cm}^3$ のP型(001)基板である。502はゲート絶縁膜であり、約4~15nmの膜厚を持つシリコン酸化膜を950℃~1000℃の純アンモニア雰囲気中で10~60秒窒化したものである。また、この窒化シリコン酸化膜を1000℃程度の純酸化雰囲気中で10~120秒再酸化するか、同様の温度の不活性ガス雰囲気中で同程度アニールしてもよい。ゲ

ート電極503は高濃度N型にドーパされた多結晶シリコン層または金属である。ドレイン領域504、ソース領域505は $1 \times 10^{20}/\text{cm}^3$ 以上にドーパされたN型シリコン領域である。

【0004】 この時、ゲート絶縁膜内の窒素原子の濃度分布は例えば図7(b)に示す、1990年インターナショナルエレクトロニクスデバイスミーティングテクニカルダイジェスト427頁(1990 International Electron Devices Meeting, Technical Digest p.427)

に示されているように、シリコン基板と絶縁膜界面で $10^{22}/\text{cm}^3$ と最も高くなっている。また、膜の大部分の領域は $10^{20}/\text{cm}^3$ 程度の窒素原子を含んでいる。

【0005】 また、この文献では、薄いシリコン酸化膜を形成した後、1100℃のN₂O雰囲気中で30秒窒化した場合の窒素濃度プロファイルについても示している。この図を図7(c)に示す。これによると、シリコン基板と絶縁膜界面での窒素濃度はアンモニアで窒化した場合と変化はないが、膜内の窒素濃度は $10^{19}/\text{cm}^3$ 以下となっている。また、同文献は純シリコン酸化膜の窒素濃度プロファイルについても示しており、これを図7(a)に示す。

【0006】

【発明が解決しようとする課題】 従来の半導体装置は以上のように構成されているので、アンモニア雰囲気中で窒化した場合、ゲート絶縁膜内に窒素が高濃度に存在するため、固定電荷量が多くなり、閾値電圧がシフトするという問題があった。一般にアンモニアで窒化した場合、1989年インターナショナルエレクトロニクスデバイスミーティングテクニカルダイジェスト269頁の表2(1989 International Electron Devices Meeting, Technical Digest p.269, Table 2)に示されたように、また、同文献の267頁右段第2行ないし第3行目に書かれたように、固定電荷は純シリコン酸化膜の場合よりも $10^{11}/\text{cm}^2 \sim 10^{12}/\text{cm}^2$ 多くなり、閾値電圧は負側に0.1~0.4Vシフトする。

【0007】 また、窒素濃度が高いと酸化膜トラップが多くなり、ドレイン電圧とゲート電圧を等しくした場合のホットキャリア劣化、即ちチャネルホットエレクトロン注入による劣化が著しいという問題があった。このことは、1991年インターナショナルエレクトロニクスデバイスミーティングテクニカルダイジェスト362頁の図10及び651頁の図3、図4、図6

(1991 International Electron Devices Meeting Technical Digest p.362, Fig.10, p.651, Fig.3, Fig.4, and Fig.6)に示してある。また、PMOSトランジスタにおいては、ゲート電流最大条件でホットキャリア劣化が著しくなるという問題点があった。

【0008】 また、さらにN₂O雰囲気中で窒化を行う場合、絶縁膜厚が10nm程度の場合には、前述したように、膜中の窒素濃度は低い、絶縁膜厚を5nm以下

にすると、膜の窒素濃度を $10^{18}/\text{cm}^3$ 以下にするのは困難である。それは窒素濃度が高い領域は少なくとも 5 nm 程度に広がるので、膜厚が薄くなればなるほど、膜中の窒素濃度は低くすることができなくなるためである。また、 N_2O 雰囲気中で窒化する場合、高温でかなり長時間の熱処理が必要であるため、微小デバイスを作製するのは困難であるという問題があった。

【0009】また、従来からホットエレクトロン効果を緩和する方法として、ドレイン近傍の電界の緩和、即ちホットエレクトロンの発生数を減少させるためのデバイス構造として LDD (Lightly Doped Drain) がある。この LDD 構造の一部断面図を他の従来例として図 6 に示す。図において、601 はシリコン基板、602 はゲート絶縁膜、603 はゲート電極、604 は高濃度ドレイン領域、608 はサイドウォール、609 は低濃度ドレイン領域、612 はチャネル領域である。

【0010】本構造は高濃度ドレイン領域 604 のゲート近傍に低濃度なドレイン領域 609 を設ける方法で、このような構造にするとドレイン近傍での P/N 接合が階段接合から傾斜接合となり、空乏層が広がり易くなり、さらに接合の曲率が大きくなるので強電界や電界集中が緩和される。

【0011】しかしながらこの LDD においても、上述のように、ゲート絶縁膜、サイドウォール内に窒素が高濃度に存在するため、固定電荷量が多くなり、閾値電圧がシフトするという問題があり、さらには、サイドウォール領域にホットキャリアが注入され、負電荷トラップが生じることによってゲート電圧の制御を受けないこのサイドウォール直下で電流経路が曲がり、トランスコンダクタンスの劣化や飽和電流の減少が生じるという問題がある。

【0012】この発明は上記のような種々の問題点を解消するためになされたもので、ゲート絶縁膜の固定電荷を減らし、閾値電圧のシフトを少なくするとともに、酸化膜トラップを減らし、チャネルホットエレクトロン注入によるホットキャリア劣化を抑えることができる MISFET の構造を得ることを目的とする。

【0013】また、この発明はサイドウォール領域の固定電荷を減らし、固定電荷による低濃度ドレイン領域の電界変調を抑えることができる LDD トランジスタの構造を得ることを目的とする。さらに、この発明は上記の構造を実現する絶縁膜を備えた半導体装置の製造方法を提供することを目的とする。

【0014】

【課題を解決するための手段】この発明に係る半導体装置は、半導体層の一主面に適当な距離を隔てて形成された第 1 導電型半導体よりなるソース、ドレイン領域と、ソース領域とドレイン領域に挟まれたチャネル領域と、チャネル領域の表面に設けられたゲート絶縁膜とを有する MIS 型半導体装置において、上記ゲート絶縁膜が、

チャネル領域の界面では $10^{18}/\text{cm}^3$ 以上の濃度で窒素原子を含み、それ以外の部分では窒素原子を濃度 $10^{18}/\text{cm}^3$ 以下で含むものである。

【0015】また、この発明に係る半導体装置は、半導体層の一主面に適当な距離を隔てて形成された第 1 導電型半導体よりなるソース、ドレイン領域と、ソース領域とドレイン領域に挟まれたチャネル領域と、チャネル領域の表面に設けられたゲート絶縁膜とを有しかつ上記ドレイン領域が高濃度領域と低濃度領域よりなる MIS 型半導体装置において、上記低濃度ドレイン領域上に、低濃度領域との界面では窒素原子を $10^{18}/\text{cm}^3$ 以上含み、それ以外の部分では窒素原子を濃度 $10^{18}/\text{cm}^3$ 以下含む絶縁膜を備えたものである。

【0016】また、さらにこの発明に係る半導体装置の製造方法は、シリコン層表面に酸化膜を形成し、この酸化膜をアンモニアを含む雰囲気中で窒化し窒素原子を濃度 $10^{18}/\text{cm}^3$ 以上含む窒化酸化膜を形成し、この窒化酸化膜をアニールまたは酸化して膜中の水素濃度を下げた後、この窒化酸化膜上に窒素原子を濃度 $10^{18}/\text{cm}^3$ 以下で含む酸化膜を堆積するようにしたものである。

【0017】

【作用】この発明における半導体装置は、ゲート絶縁膜を、チャネル領域の界面には窒素原子が $10^{18}/\text{cm}^3$ 以上、それ以外の部分では窒素原子が $10^{18}/\text{cm}^3$ 以下の濃度で含むものとしたため、シリコン基板との界面に設けられた窒素濃度の高い絶縁層はホットキャリア注入による界面準位の生成に対して高い耐性を有し、また、それ以外の部分の窒素原子の濃度が $10^{18}/\text{cm}^3$ 以下の絶縁層は、膜全体の平均の窒素濃度を下げ、固定電荷を減少させるとともに酸化膜トラップを少なくし、ゲート電圧とドレイン電圧がほぼ等しい条件でのホットキャリア注入を抑制する。

【0018】また、この発明における半導体装置は、MOSFET の LDD 構造の少なくとも低濃度領域表面に窒素を含有する絶縁膜を設け、該絶縁膜の窒素濃度を低濃度領域との界面では $10^{18}/\text{cm}^3$ 以上、それ以外の部分では $10^{18}/\text{cm}^3$ 以下としたため、低濃度領域界面に設けられた窒素濃度の高い絶縁層はホットキャリア注入による界面準位の生成に対して高い耐性を有し、また、それ以外の窒素原子の低い絶縁層は、絶縁膜全体の平均の窒素濃度を下げ、サイドウォール領域の固定電荷を減少させるとともに酸化膜トラップを少なくし、低濃度領域の電界変調が抑制される。

【0019】また、この発明における半導体装置の製造方法は、シリコン層表面に酸化膜を形成し、この酸化膜をアンモニアを含む雰囲気中で窒化し窒素原子を濃度 $10^{18}/\text{cm}^3$ 以上含む窒化酸化膜を形成し、この窒化酸化膜をアニールまたは酸化して膜中の水素濃度を下げた後、この窒化酸化膜上に窒素原子を濃度 $10^{18}/\text{cm}^3$ 以下で含む酸化膜を堆積するようにしたから、ホットキャ

リア注入による界面準位の生成に対して高い耐性を有し、かつ固定電荷の少ない絶縁膜を容易に形成することができる。

【0020】

【実施例】以下、この発明の一実施例を図について説明する。図1は本発明の第1の実施例による半導体装置であるNMOSトランジスタの構造を示す断面図である。図1において、101はシリコン基板、102はゲート絶縁膜でこれは膜中のほとんどの部分で窒素濃度が $10^{19}/\text{cm}^3$ 以上、好ましくは $10^{20}/\text{cm}^3$ 以上ある窒化酸化膜106と、該窒化酸化膜106上に形成された、膜中のほとんどの部分で窒素濃度が $10^{19}/\text{cm}^3$ 以下のシリコン酸化膜107とからなる。また、103はゲート電極、104はドレイン領域、105はソース領域、112はチャネル領域である。

【0021】そして、窒化酸化膜106の膜厚は4nm、シリコン酸化膜107の膜厚は例えば8nmである。また、この時の窒素濃度のプロファイルは図2に示すようなものとなる。即ち、シリコン基板101に近い約4nmでは窒素濃度が $10^{20}/\text{cm}^3$ 以上含み、ゲート電極103に近い約8nmでは窒素濃度が $10^{19}/\text{cm}^3$ 以下含まれる。

【0022】このような本実施例では、ゲート絶縁膜102を2層構造とし、シリコン基板101に近い約4nmを窒素濃度が $10^{20}/\text{cm}^3$ 以上含む窒化酸化膜106、また、ゲート電極103に近い約8nmを窒素濃度が $10^{19}/\text{cm}^3$ 以下含むシリコン酸化膜107から構成したので、チャネル領域112との界面に設けられた窒素濃度の高い絶縁層106がホットキャリア注入による界面準位の生成に対して高い耐性を示し、また、それ以外の部分に設けた窒素濃度の低い絶縁層107が、ゲート絶縁膜102全体の平均の窒素濃度を下げ、固定電荷を減少させるとともに酸化膜トラップを少なくし、ゲート電圧とドレイン電圧がほぼ等しい条件でのホットキャリア注入を抑制するという効果がある。

【0023】また、図3は本発明の他の実施例による半導体装置の一部断面構造を示しており、本実施例はLDD構造に本発明を適用したものの一例である。図3において、301はシリコン基板、302はゲート絶縁膜、303はゲート電極、304は高濃度ドレイン領域、309は低濃度ドレイン領域、306は窒素濃度が $10^{19}/\text{cm}^3$ 以上、好ましくは $10^{20}/\text{cm}^3$ 以上ある窒化酸化膜、307は窒化酸化膜306上に形成された、膜中のほとんどの部分で窒素濃度が $10^{19}/\text{cm}^3$ 以下のシリコン酸化膜、また、308はサイドウォール絶縁膜、312はチャネル領域である。

【0024】そして、窒化酸化膜306の膜厚は4nm、シリコン酸化膜307の膜厚は例えば8nmである。また、この時のサイドウォール部の窒化酸化膜306とシリコン酸化膜307の部分の窒素濃度プロファイ

ルは図2と同様になる。

【0025】このような本実施例では、LDD構造の少なくとも低濃度領域表面とサイドウォール絶縁膜との間に、窒素を含有する絶縁膜を設け、この絶縁膜を2層から構成し、低濃度ドレイン領域309に接して $10^{19}/\text{cm}^3$ 以上の窒素濃度を有する薄い窒化酸化膜306を、また、サイドウォール絶縁膜308に接して $10^{19}/\text{cm}^3$ 以下の窒素濃度を有するシリコン酸化膜307を設けるようにしたので、低濃度ドレイン領域309界面に設けられた窒素濃度の高い窒素酸化膜306がホットキャリア注入による界面準位の生成に対して高い耐性を示し、また、その上部の窒素原子の低いシリコン酸化膜307が絶縁膜全体の平均の窒素濃度を下げ、サイドウォール領域の固定電荷を減少させ、固定電荷による低濃度ドレイン領域309の電界変調を抑制する効果がある。

【0026】また、図4に本発明に係る半導体装置の製造方法、特にシリコン基板上に図2に示すキャリアプロファイルを有する絶縁膜を形成する方法の各主要工程の断面図を示す。図において、401はシリコン基板、411は第1のシリコン酸化膜、406は第2のシリコン酸化膜、407は窒化酸化膜である。

【0027】以下、本実施例の製造方法を図に従って説明する。まず、図4(a)に示すように、シリコン基板401上に第1のシリコン酸化膜411を4nm形成する。

【0028】次に、図4(b)に示すように、例えば950℃の純アンモニア雰囲気中で10～60秒窒化を行い、例えば1000℃程度の純酸素雰囲気中で30秒程度再酸化する。この再酸化による膜厚増加は1nm以下である。こうすることによって、窒化酸化膜406を形成する。

【0029】ここで、アンモニア雰囲気中で窒化後、酸素雰囲気中で再酸化するのは、アンモニア雰囲気での窒化により窒素と同時に形成された膜中の水素濃度を下げ、水素によるトラップを防止するためである。

【0030】次に、図4(c)に示すように、窒化酸化膜406上に900℃以下の低温で第2のシリコン酸化膜407を8nm堆積する。これにより、図2に示した窒素濃度プロファイルを持つ絶縁膜が形成される。ここで、窒化酸化膜406の形成とシリコン酸化膜407の形成は同一の装置内で行ってもよい。

【0031】このような図2に示した窒素濃度プロファイルを持つ絶縁膜をホットキャリア注入される領域に用いると、前述したように、界面準位生成に対する耐性は強くなり、また固定電荷や酸化膜トラップは少なくなる。固定電荷が閾値電圧に及ぼす影響はシリコン基板に近いほど著しくなるので、窒化酸化膜406はできるだけ薄くすることが望ましい。但し、窒化酸化膜の厚みが4nmよりも薄い場合にはトンネリングを生ずるのであるため、実施例のように4nm程度とするのが適当で

ある。酸化膜トラップへの電子のトラップはシリコン基板401からどちらかという遠い領域を中心にするので、シリコン酸化膜407の膜厚が窒化酸化膜よりも厚いならば十分効果を発揮する。界面準位の生成に対する耐性向上は、窒化酸化膜406がシリコン基板401と界面を有することで十分である。

【0032】また、ゲート絶縁膜厚が、例えば20nm以上と厚い場合、これを窒化し、シリコン基板とゲート絶縁膜界面に窒素濃度の高い領域を作るとは困難であったし、多くの熱処理を必要とした。しかし、本実施例によれば少ない熱処理で効率的に窒素原子が高濃度の窒化酸化膜／シリコン基板界面を形成することができる。

【0033】なお、以上の実施例ではNMOSトランジスタについて述べたが、PMOSトランジスタでも窒化酸化膜は界面準位生成に対して耐性を持っていること、シリコン酸化膜は酸化膜トラップや固定電荷量が少ないことに変わりはないことから、同様の効果が得られる。

【0034】

【発明の効果】以上のように、この発明によれば、界面準位の生成に強い窒化酸化膜をシリコン基板とゲート絶縁膜の界面に設け、酸化膜トラップの少ないシリコン酸化膜を酸化膜トラップに電子が注入されるゲート電極近傍に設けた構成としたので、ホットキャリア耐性を向上できるという効果がある。

【0035】さらに、この発明によれば、サイドウォール絶縁膜とシリコン基板界面に界面準位生成に対する耐性の高い窒化酸化膜を用い、サイドウォール絶縁膜との界面に酸化膜トラップと固定電荷の少ないシリコン酸化膜を用いたので、ホットキャリア耐性を向上できるとともに、固定電荷や酸化膜トラップにトラップされた電子による電流変動を小さくできるという効果がある。

【0036】また、この発明によれば、シリコン層表面に酸化膜を形成してこれをアンモニアを含む雰囲気中で窒化後、これをアニールまたは酸化し、この窒化酸化膜上に窒素原子を濃度 $10^{19}/\text{cm}^3$ 以下で含む酸化膜を堆積したので、ホットキャリア注入による界面準位の生成に対して高い耐性を有し、かつ固定電荷の少ない絶縁膜

を容易に形成できる効果がある。

【図面の簡単な説明】

【図1】この発明の第1の実施例による半導体装置の断面図である。

【図2】この発明の第1の実施例による半導体装置のゲート絶縁膜内の窒素濃度プロファイルを示す図である。

【図3】この発明の第2の実施例による半導体装置の一部の断面図である。

【図4】この発明の第3の実施例による半導体装置の製造方法を示す断面図である。

【図5】従来例による半導体装置の断面図である。

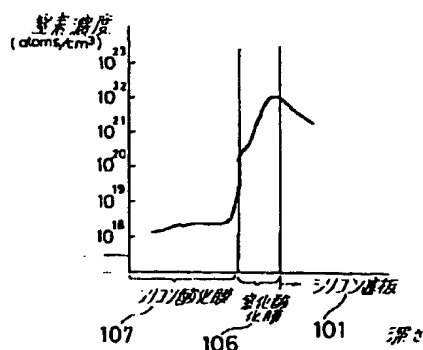
【図6】他の従来例による半導体装置の一部の断面図である。

【図7】従来例による半導体装置のゲート絶縁膜内の窒素濃度プロファイルを示す図である。

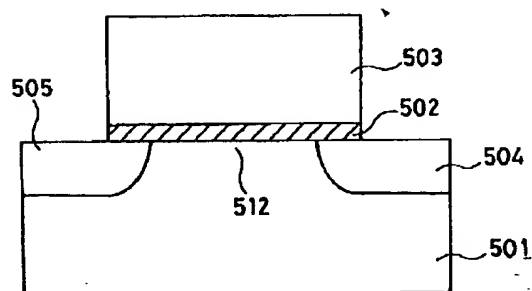
【符号の説明】

- 101 シリコン基板
- 102 ゲート絶縁膜
- 103 ゲート電極
- 104 ドレイン領域
- 105 ソース領域
- 106 窒化酸化膜
- 107 シリコン酸化膜
- 112 チャネル領域
- 301 シリコン基板
- 302 ゲート絶縁膜
- 303 ゲート電極
- 304 高濃度ドレイン領域
- 306 窒化酸化膜
- 307 シリコン酸化膜
- 308 サイドウォール絶縁膜
- 309 低濃度ドレイン領域
- 312 チャネル領域
- 401 シリコン基板
- 406 第2のシリコン酸化膜
- 407 窒化酸化膜
- 411 第1のシリコン酸化膜

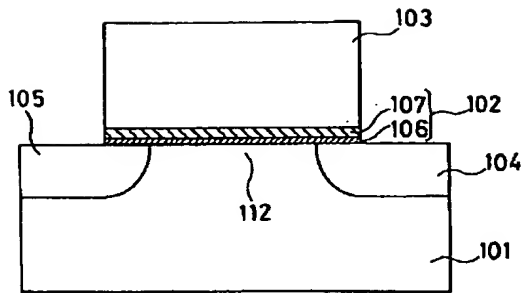
【図2】



【図5】

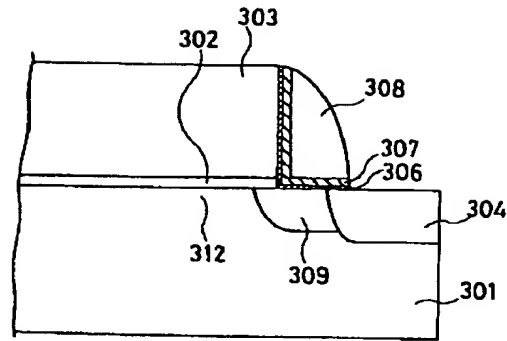


【図1】



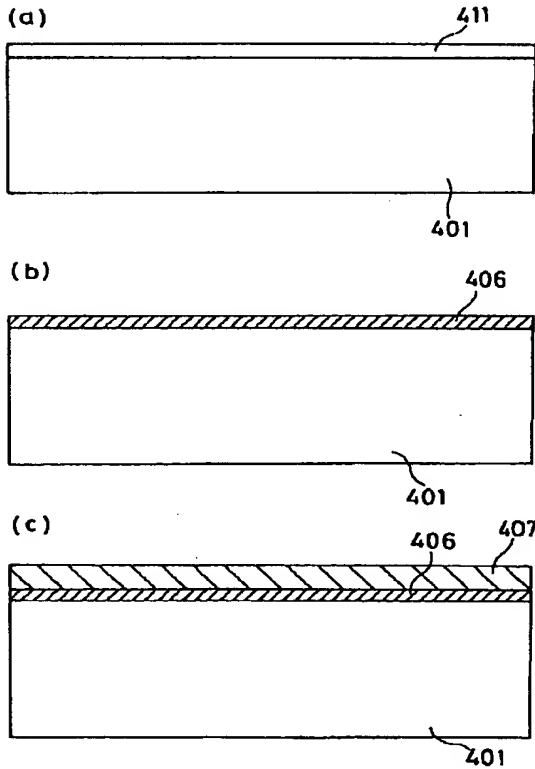
101: シリコン基板
102: ゲート絶縁膜
103: ゲート電極
104: ドレイン領域
105: ソース領域
106: 窒化酸化膜
107: シリコン酸化膜
112: チャネル領域

【図3】



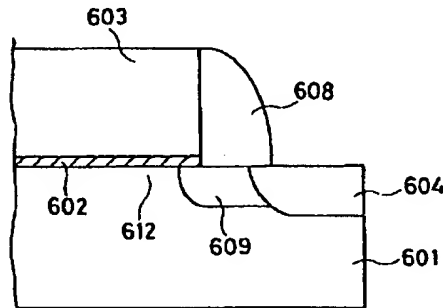
301: シリコン基板
302: ゲート絶縁膜
303: ゲート電極
304: 高濃度ドレイン領域
305: ソース領域
306: 窒化酸化膜
307: シリコン酸化膜
308: サイドウォール絶縁膜
309: 低濃度ドレイン領域
312: チャネル領域

【図4】

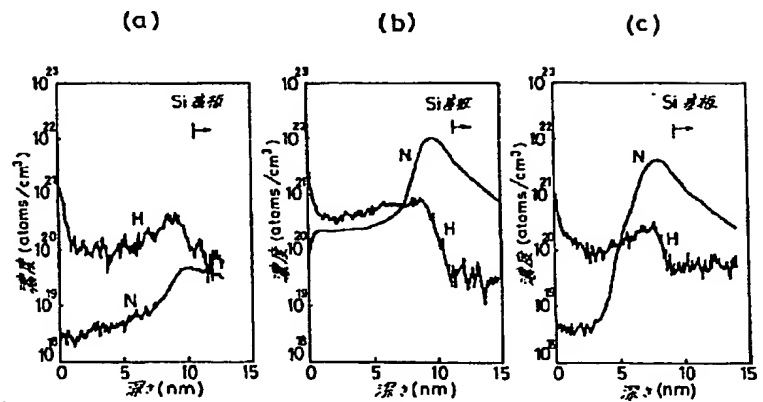


401: シリコン基板
406: 第2のシリコン酸化膜
407: 窒化酸化膜
411: 第1のシリコン酸化膜

【図6】



【図7】



【手続補正書】

【提出日】平成4年7月24日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正内容】

【請求項1】 半導体層の一主面に適当な距離を隔てて形成された第1導電型半導体よりなるソース、ドレイン領域と、上記ソース領域とドレイン領域に挟まれたチャネル領域と、上記チャネル領域の表面に設けられたゲート絶縁膜とを有するMIS型半導体装置において、上記ゲート絶縁膜は、上記チャネル領域との界面付近では $10^{10}/\text{cm}^3$ 以上の濃度の窒素原子を含み、それ以外の大部分の領域では $10^{10}/\text{cm}^3$ 以下の濃度の窒素原子を含むものであることを特徴とする半導体装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】請求項2

【補正方法】変更

【補正内容】

【請求項2】 半導体層の一主面に適当な距離を隔てて形成された第1導電型半導体よりなるソース、ドレイン領域と、上記ソース領域とドレイン領域に挟まれたチャネル領域と、上記チャネル領域の表面に設けられたゲート絶縁膜とを有し、かつ上記ドレイン領域が高濃度領域と低濃度領域とからなるMIS型半導体装置において、上記低濃度ドレイン領域表面に、該低濃度領域との界面付近では $10^{10}/\text{cm}^3$ 以上の濃度の窒素原子を含み、それ以外の大部分の領域では $10^{10}/\text{cm}^3$ 以下の濃度の窒素原子を含む絶縁膜を備えたことを特徴とする半導体装置。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】また、従来からホットキャリア効果を緩和する方法として、ドレイン近傍の電界の緩和、即ちホットエレクトロンの発生数を減少させるためのデバイス構造としてLDD (Lightly Doped Drain)がある。このLDD構造の一部断面図を他の従来例として図6に示す。図において、601はシリコン基板、602はゲート絶縁膜、603はゲート電極、604は高濃度ドレイン領域、608はサイドウォール、609は低濃度ドレイン領域、612はチャネル領域である。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正内容】

【0011】このようなLDD構造では、ドレインアバランシェホットキャリアがサイドウォール部に注入されるため、サイドウォール部を窒化酸化膜としてドレインアバランシェホットキャリア耐性を向上させることができる。しかしながらこのLDDにおいても、上述のように、サイドウォール内に窒素が高濃度に存在するため、固定電荷量が多くなり、閾値電圧がシフトするという問題があり、さらには、サイドウォール領域にホットキャリアが注入され、負電荷トラップが生じることによってゲート電圧の制御を受けないこのサイドウォール直下で電流経路が曲がり、トランスコンダクタンスの劣化や飽和電流の減少が生じるという問題がある。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】

【課題を解決するための手段】この発明に係る半導体装置は、半導体層の一主面に適当な距離を隔てて形成された第1導電型半導体よりなるソース、ドレイン領域と、ソース領域とドレイン領域に挟まれたチャネル領域と、チャネル領域の表面に設けられたゲート絶縁膜とを有するMIS型半導体装置において、上記ゲート絶縁膜が、チャネル領域の界面付近では $10^{10}/\text{cm}^3$ 以上の濃度の窒素原子を含み、それ以外の大部分の領域では $10^{10}/\text{cm}^3$ 以下の濃度の窒素原子を含むものである。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正内容】

【0015】また、この発明に係る半導体装置は、半導体層の一主面に適当な距離を隔てて形成された第1導電型半導体よりなるソース、ドレイン領域と、ソース領域とドレイン領域に挟まれたチャネル領域と、チャネル領域の表面に設けられたゲート絶縁膜とを有しかつ上記ドレイン領域が高濃度領域と低濃度領域よりなるMIS型半導体装置において、上記低濃度ドレイン領域上に、低濃度領域との界面付近では $10^{10}/\text{cm}^3$ 以上の濃度の窒素原子を含み、それ以外の大部分の領域では $10^{10}/\text{cm}^3$ 以下の濃度の窒素原子を含む絶縁膜を備えたものである。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】

【作用】この発明における半導体装置は、ゲート絶縁膜を、チャネル領域の界面付近では $10^{18}/\text{cm}^3$ 以上の濃度の窒素原子を含み、それ以外の大部分の領域では $10^{18}/\text{cm}^3$ 以下の濃度の窒素原子を含むものとしたため、シリコン基板との界面に設けられた窒素濃度の高い絶縁層はドレインアバランシェホットキャリア注入による界面準位の生成に対して高い耐性を有し、また、それ以外の部分の窒素原子の濃度が $10^{18}/\text{cm}^3$ 以下の絶縁層は、膜全体の平均の窒素濃度を下げ、固定電荷を減少させるとともに酸化膜トラップを少なくし、ゲート電圧とドレイン電圧がほぼ等しい条件でのチャネルホットエレクトロン注入を抑制する。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】また、この発明における半導体装置は、MOSFETのLDD構造の少なくとも低濃度領域表面に窒素を含有する絶縁膜を設け、該絶縁膜を、低濃度領域との界面付近では $10^{18}/\text{cm}^3$ 以上の濃度の窒素原子を含み、それ以外の大部分の領域では $10^{18}/\text{cm}^3$ 以下の濃度の窒素原子を含むものとしたため、低濃度領域界面に設けられた窒素濃度の高い絶縁層はドレインアバランシェホットキャリア注入による界面準位の生成に対して高い耐性を有し、また、それ以外の窒素原子濃度の低い絶縁層は、絶縁膜全体の平均の窒素濃度を下げ、サイドウォール領域の固定電荷を減少させるとともに酸化膜トラップを少なくし、低濃度領域の電界変調が抑制される。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】また、この発明における半導体装置の製造方法は、シリコン層表面に酸化膜を形成し、この酸化膜をアンモニアを含む雰囲気中で窒化し窒素原子を濃度 $10^{18}/\text{cm}^3$ 以上含む窒化酸化膜を形成し、この窒化酸化膜をアニールまたは酸化して膜中の水素濃度を下げた後、この窒化酸化膜上に窒素原子を濃度 $10^{18}/\text{cm}^3$ 以下で含む酸化膜を堆積するようにしたから、ドレインアバランシェホットキャリア注入による界面準位の生成に対して高い耐性を有し、かつ固定電荷の少ない絶縁膜を容易に形成することができる。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0021

【補正方法】変更

【補正内容】

【0021】そして、窒化酸化膜106の膜厚は4nm、シリコン酸化膜107の膜厚は例えば8nmである。また、この時の窒素濃度のプロファイルは図2に示すようなものとなる。即ち、シリコン基板101に近い約4nmのほとんどの領域で窒素濃度が $10^{20}/\text{cm}^3$ 以上含み、ゲート電極103に近い約8nmのほとんどの領域で窒素濃度が $10^{18}/\text{cm}^3$ 以下含まれる。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0022

【補正方法】変更

【補正内容】

【0022】このような本実施例では、ゲート絶縁膜102を2層構造とし、シリコン基板101に近い約4nmのほとんどの領域で、窒素濃度が $10^{20}/\text{cm}^3$ 以上含む窒化酸化膜106、また、ゲート電極103に近い約8nmのほとんどの領域で窒素濃度が $10^{18}/\text{cm}^3$ 以下含むシリコン酸化膜107から構成したので、チャネル領域112との界面に設けられた窒素濃度の高い絶縁層106がドレインアバランシェホットキャリア注入による界面準位の生成に対して高い耐性を示し、また、それ以外の部分に設けた窒素濃度の低い絶縁層107が、ゲート絶縁膜102全体の平均の窒素濃度を下げ、固定電荷を減少させるとともに酸化膜トラップを少なくし、ゲート電圧とドレイン電圧がほぼ等しい条件でのチャネルホットエレクトロン注入を抑制するという効果がある。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正内容】

【0025】このような本実施例では、LDD構造の少なくとも低濃度領域表面とサイドウォール絶縁膜との間に、窒素を含有する絶縁膜を設け、この絶縁膜を2層から構成し、低濃度ドレイン領域309に接して $10^{18}/\text{cm}^3$ 以上の窒素濃度を有する薄い窒化酸化膜306を、また、サイドウォール絶縁膜308に接して $10^{18}/\text{cm}^3$ 以下の窒素濃度を有するシリコン酸化膜307を設けるようにしたので、低濃度ドレイン領域309界面に設けられた窒素濃度の高い窒素酸化膜306がドレインアバランシェホットキャリア注入による界面準位の生成に対して高い耐性を示し、また、その上部の窒素原子の低いシリコン酸化膜307が絶縁膜全体の平均の窒素濃度を下げ、サイドウォール領域の固定電荷を減少させ、固定電荷による低濃度ドレイン領域309の電界変調を抑制する効果がある。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正内容】

【0026】また、図4に本発明に係る半導体装置の製造方法、特にシリコン基板上に図2に示す窒素濃度プロファイルを持つ絶縁膜を形成する方法の各主要工程の断面図を示す。図において、401はシリコン基板、411は第1のシリコン酸化膜、406は第2のシリコン酸化膜、407は窒化酸化膜である。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正内容】

【0029】ここで、アンモニア雰囲気中で窒化後、酸素雰囲気中で再酸化するのは、アンモニア雰囲気での窒化により窒素と同時に形成された膜中の水素濃度を下げ、水素によるトラップ準位の発生を防止するためである。

【手続補正15】

【補正対象書類名】明細書

【補正対象項目名】0031

【補正方法】変更

【補正内容】

【0031】このような図2に示した窒素濃度プロファイルを持つ絶縁膜をドレインアバランシェホットキャリア

注入される領域に用いると、前述したように、界面準位生成に対する耐性は強くなり、また固定電荷や酸化膜トラップは少なくなる。固定電荷が閾値電圧に及ぼす影響はシリコン基板に近いほど著しくなるので、窒化酸化膜406はできるだけ薄くすることが望ましい。但し、ゲート絶縁膜全体の厚みが4nmよりも薄い場合にはトンネリング電流が流れるので全体の厚みは4nm以上とするのが適当である。酸化膜トラップへの電子のトラップはシリコン基板401からどちらかというところから遠い領域を中心にして起きるので、シリコン酸化膜407の膜厚が窒化酸化膜よりも厚いならば十分効果を発揮する。界面準位の生成に対する耐性向上は、窒化酸化膜406がシリコン基板401と界面を有することで十分である。

【手続補正16】

【補正対象書類名】明細書

【補正対象項目名】0036

【補正方法】変更

【補正内容】

【0036】また、この発明によれば、シリコン層表面に酸化膜を形成してこれをアンモニアを含む雰囲気中で窒化後、これをアニールまたは酸化し、この窒化酸化膜上に窒素原子を濃度 $10^{18}/\text{cm}^3$ 以下で含む酸化膜を堆積したので、ホットキャリア注入による界面準位の生成に対して高い耐性を有し、かつ固定電荷の少ない絶縁膜を少ない熱処理で形成できる効果がある。

